

2023年HPC晶片發展關鍵議題



翁書婷



DIGITIMES Research



2023/3/24



01

ARM架構CPU帶來新生態

02

AI應用加速晶片設計變革

03

CPU卸載任務創造新機會



| ARM架構CPU帶來新生態

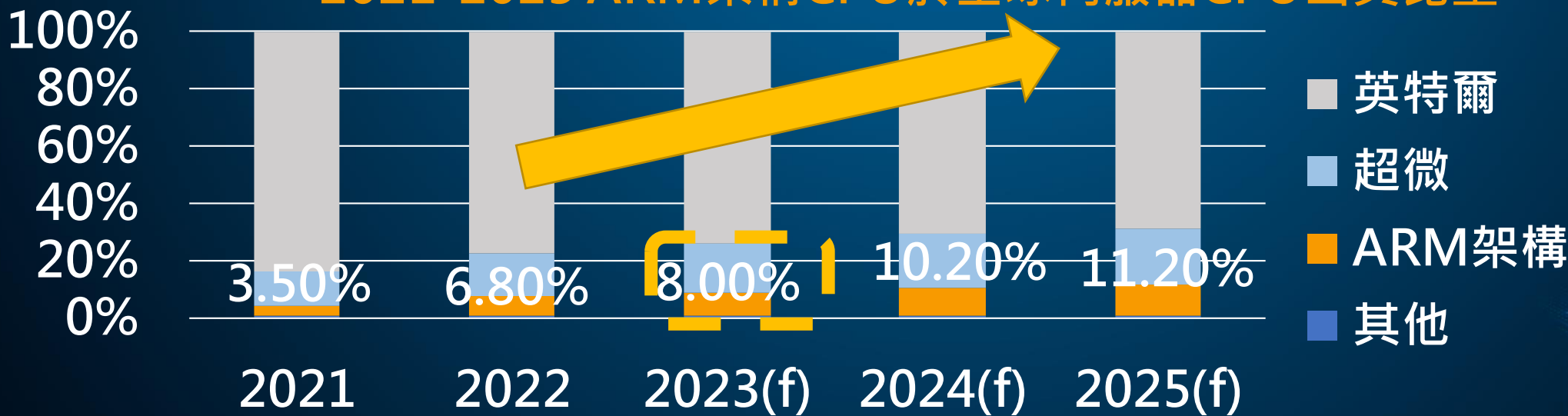




2023年ARM架構CPU市佔率 將升至8%

- 2023年ARM架構佔全球伺服器出貨比重將升至8%，相較2021年已成長逾1倍。
- 上升主因-
 - 需求面-中美大型雲端資料中心**自研浪潮**(對總體擁有成本益加重視、多元化雲端服務需求、以及中國國產晶片替代政策)
 - 供給面-ARM架構軟體生態漸成熟

2021-2025 ARM架構CPU於全球伺服器CPU出貨比重





ARM架構CPU放量

2020-2024 ARM架構CPU產品藍圖

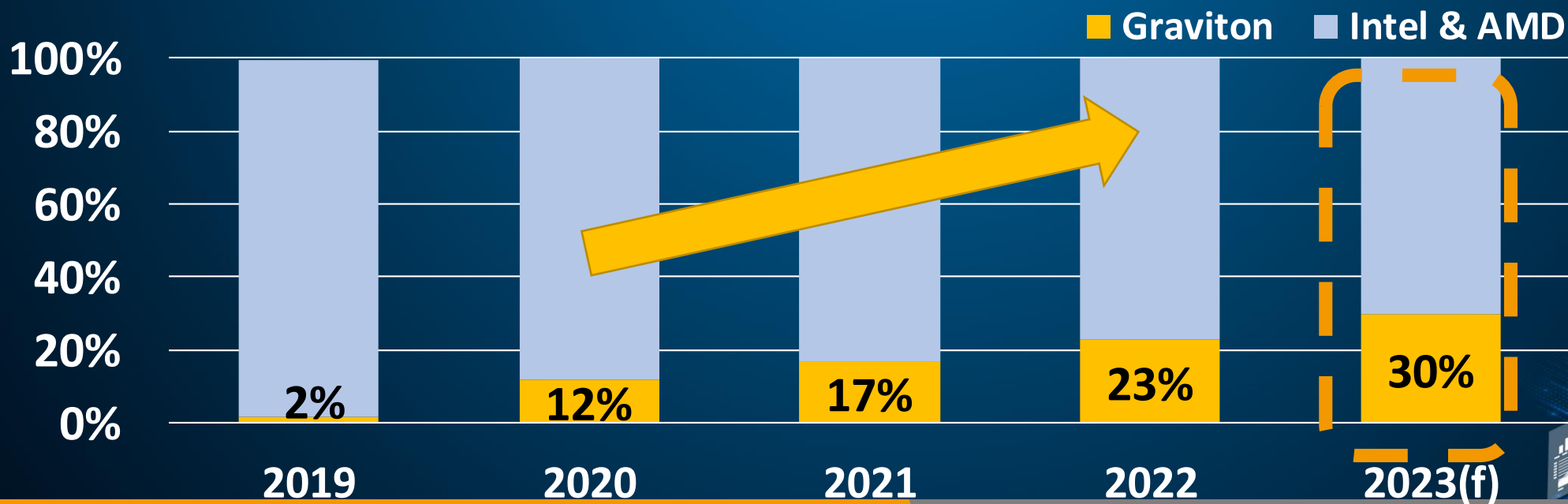
| 業者/量產時間 | 2020年 | 2021年 | 2022年 | 2023年 | 2024年 |
|------------|-------------------------|------------------------|--------------------|---------------------------|--------------------------|
| NVIDIA | | | | Grace 4nm(TSMC) | |
| Ampere | Altra 7nm(TSMC) | Altra Max 7nm(TSMC) | | One-1 5nm(TSMC) | One-2 5nm(TSMC) |
| Marvell | Thunder X3 7nm(TSMC) | | | | |
| 富士通 | A64FX 7nm(TSMC) | | | | |
| 亞馬遜(自研) | Graviton 2 7nm(TSMC) | | | Graviton 3 5nm(TSMC) | Graviton 3E 5nm(TSMC) |
| 阿里巴巴(自研) | | | 倚天710 5nm(TSMC) | | |
| Google(自研) | | | | Google Maple 4nm(TSMC) | |



AWS自研CPU比重將達3成

- Graviton晶片於AWS執行個體比重逐年提升，估將近3成，主要佈署於EC2服務。
- Graviton3設計特點-3路伺服器設計，提升單一機櫃所能容納的CPU總數。
- 自研已臻純熟，領先其他雲端業者，自研CPU迭代速度將加快。

2019-2023年 Graviton於AWS執行個體採用比重

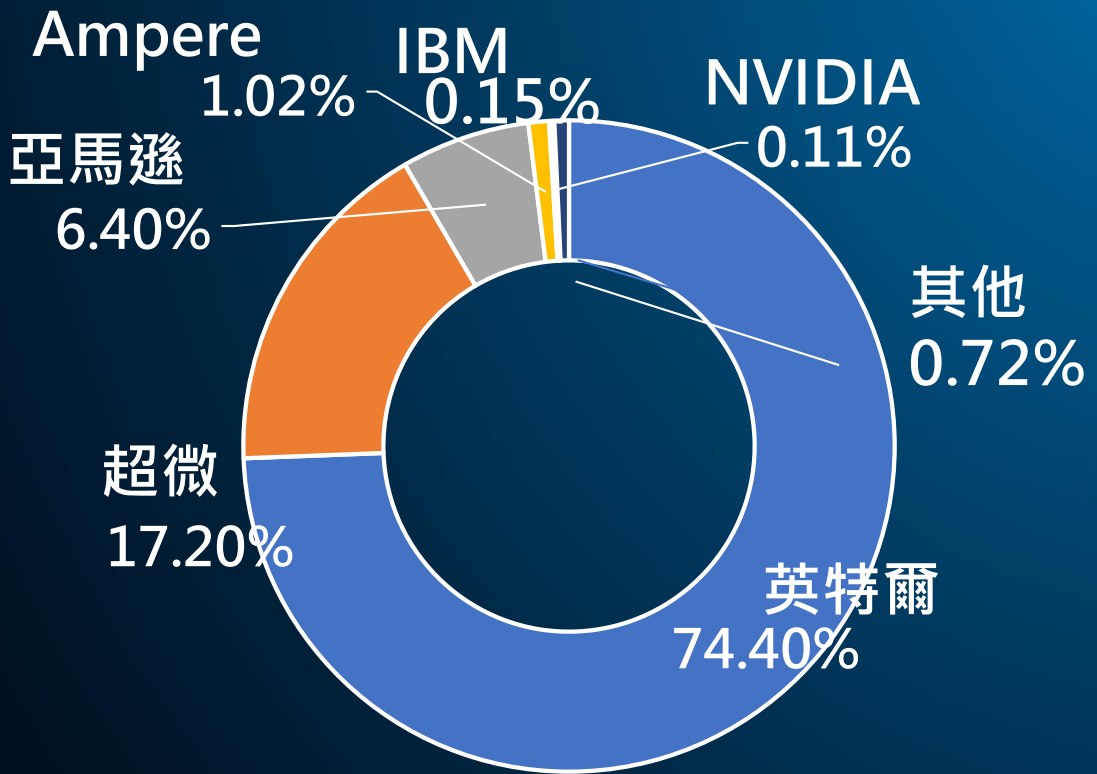




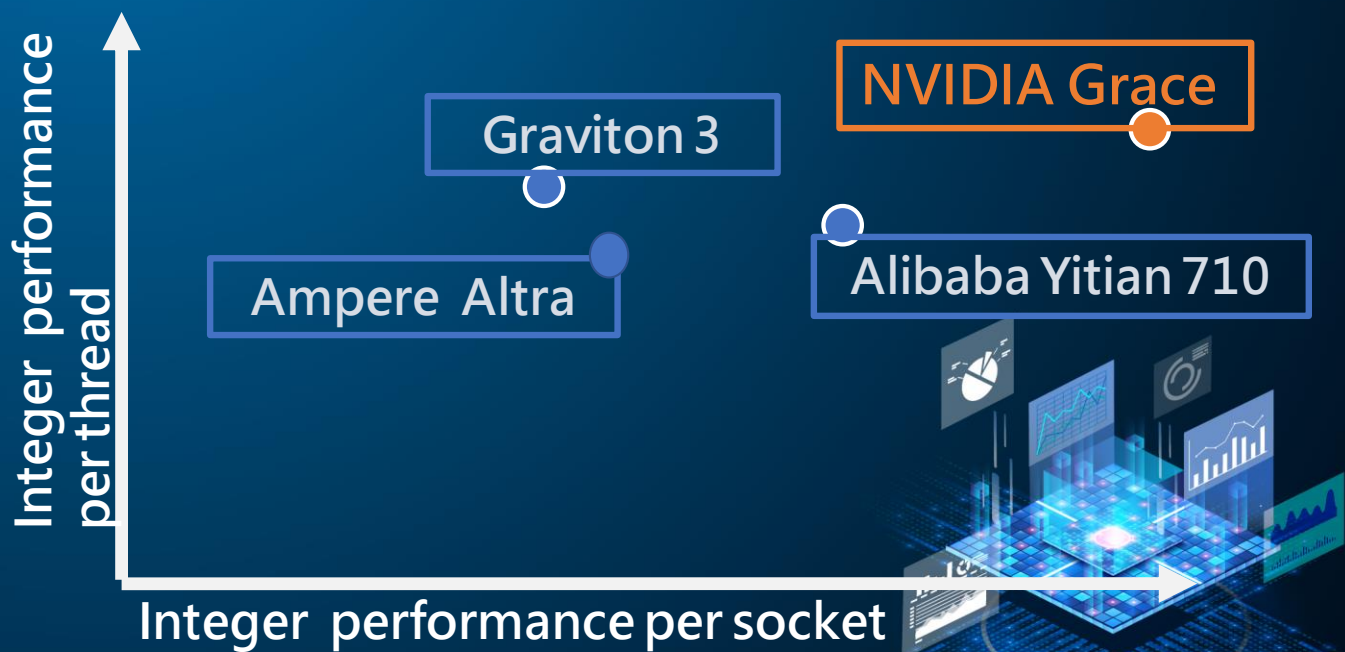
Ampere異軍突起 NVIDIA重返CPU市場

- Ampere CPU單一核心成本低，甲骨文、阿里、騰訊、微軟與Google皆採用。
- NVIDIA Grace性能表現佳，然限於美國晶片禁令，中國市場出貨受阻，影響出貨表現。

2023年全球伺服器CPU市佔率預估



ARM架構CPU性能比較



| AI應用加速晶片設計變革

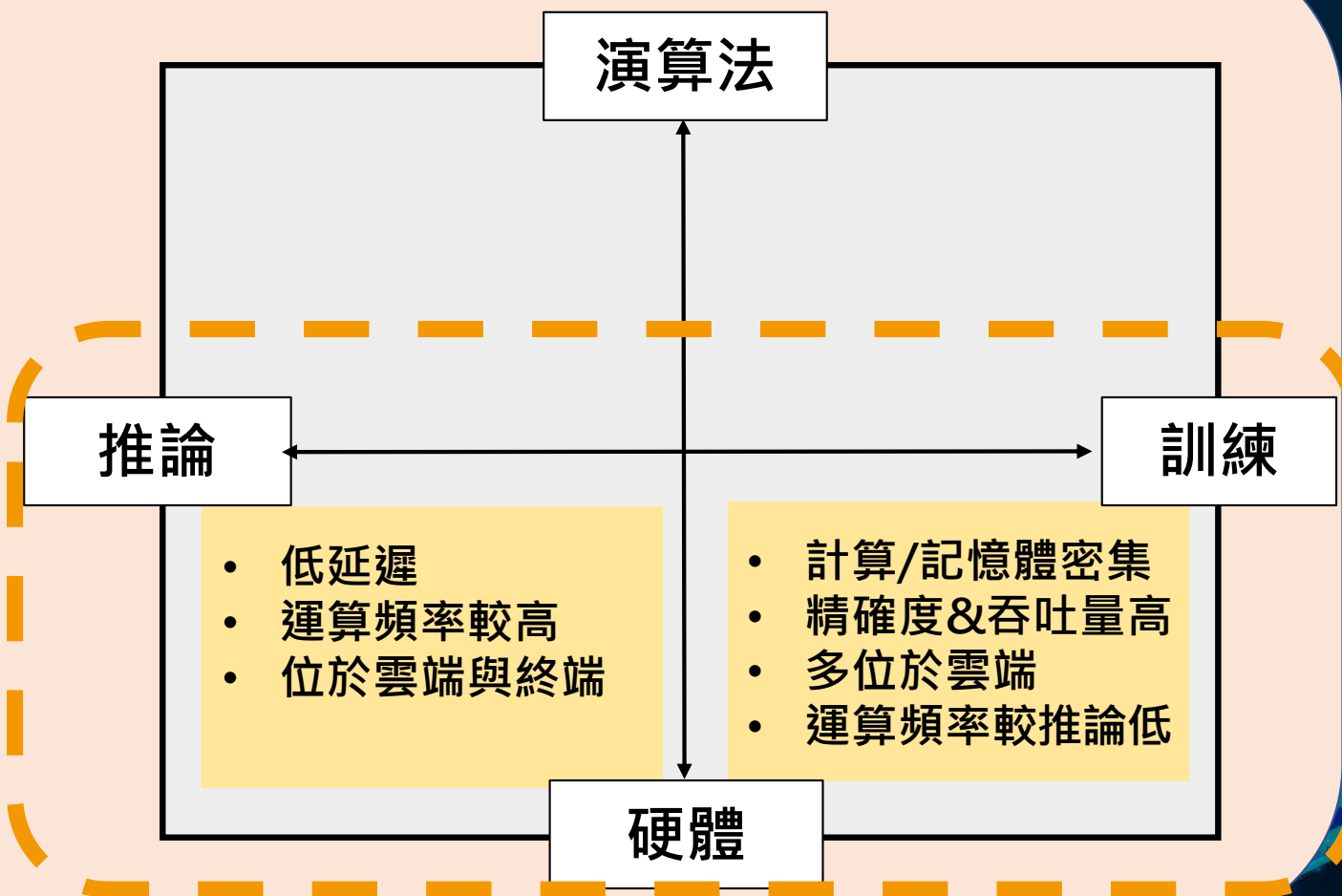




如何打造有效率的HPC晶片？

五大背景

1. 熱門模型拉升對晶片的運算、記憶體、溝通需求。
2. 製程微縮幅度減緩，但HPC晶片製造成本上升。
3. 資料中心益加重視總體擁有成本(TCO)與能源效率。
4. 美國晶片禁令限制HPC晶片出貨
5. 對手跨界，競品備出。





運算-NVIDIA創新商業模式 推升HPC運算叢集需求

- NVIDIA DGX Cloud-使用者租用DGX Cloud叢集(每個執行個體有8顆A100或H100 GPU、640G GPU記憶體)。
- DGX A100版本-19.9萬美元 VS 租賃DGX Cloud 3.7萬美元/月。

改變商業模式優點-成本快速下降，增加使用者、擴充版圖、接近市場、突破禁令??





運算-創新需求

Google TPU結合RISC-V

- Google TPU v5結合SiFive intelligence X280 CPU，強化矩陣法單元MXU(Matrix Multiplication Unit)、intelligence X280為輔助運算角色，和MXU核心分工運算。
- intelligence X280可自行加入新指令，拉升架構創新空間，為Google採用主因。

Google 各代TPU規格比較表

| 年度 | 型號 | 應用領域 | 製程(nm) | 峰值效能 (TFLOPs/s) | MXU 數量 | 晶片面積 | TDP (W) |
|------|---------|-------|--------|-----------------|--------|------|---------|
| 2015 | TPU v1 | 推論 | 28 | 92 (TOPs/s) | 1 | <330 | 75 |
| 2017 | TPU v2 | 訓練與推論 | 16 | 46 | 2 | <625 | 280 |
| 2018 | TPU v3 | 訓練與推論 | 16 | 123 | 4 | <700 | 450 |
| 2020 | TPU v4i | 推論 | 7 | 138 | 8 | <400 | 175 |
| 2021 | TPU v4 | 訓練 | 7 | ≥250 | 8 | n/a | n/a |



互連-小晶片設計浪潮 英特爾主導UCIe標準

- HPC晶片轉向小晶片設計，晶粒互連技術成關鍵，英特爾繼主導PCIe、CXL後，續推UCIe(Universal Chiplet Interconnect Express)、NVIDIA則推NVLink-C2C。

採小晶片設計架構的HPC晶片

新世代HPC晶片互連介面變革

| 業者 | 晶片名 |
|--------|------------------------|
| 英特爾 | Sapphire Rapids (CPU) |
| | Ponte Vecchio (GPU) |
| 超微 | EPYC Genoa(CPU) |
| | InstinctMI300(CPU+GPU) |
| NVIDIA | Grace(CPU) |
| | Grace Hopper(CPU+GPU) |
| 亞馬遜 | Graviton 3(CPU) |

| | 2022~2024年 | 2025~ |
|------|-----------------------------------|-------------------------------|
| 製程 | 12/7/6nm(I/O) , 5/4nm(compute) | 12/7/5(I/O) 、 3nm(compute) |
| 晶片互連 | PCIe 5.0 & CXL 2.0 | PCIe 6.0 & CXL 3.0 |
| 晶粒互連 | Infinity Fabric 、 NVLink | USR/XSR/UCIe |
| 網路傳輸 | 100Gbps Ethernet | 100Gbps Ethernet |



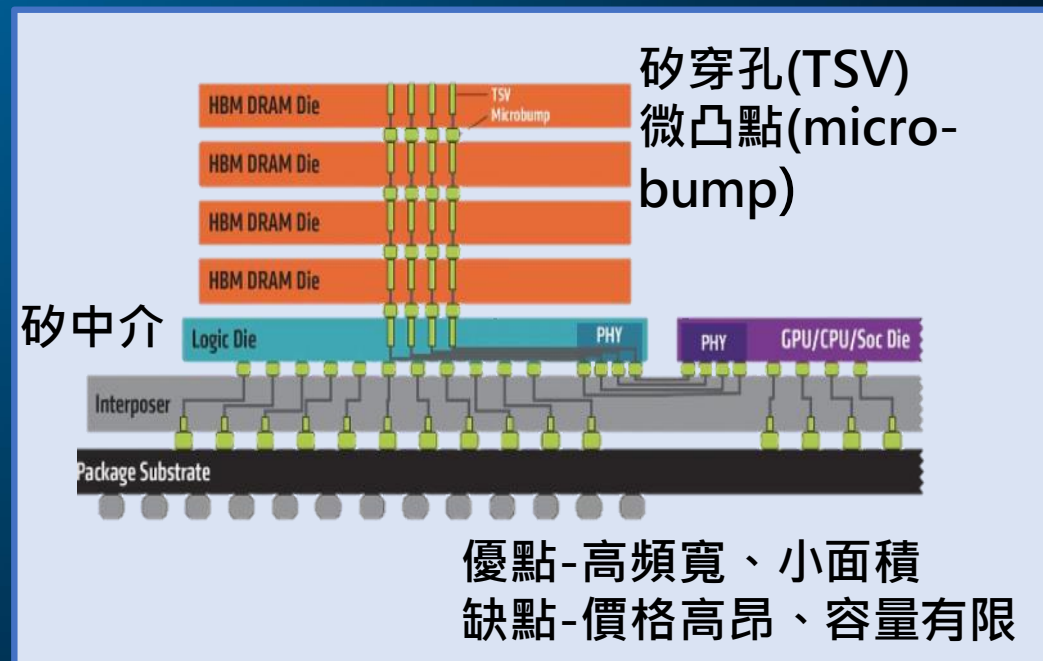
記憶體-HBM成AI ASIC主流配置

- AI ASIC推論晶片與高階伺服器CPU亦採高頻寬記憶體(High Bandwidth Memory; HBM)、HBM過去侷限於高階伺服器GPU/FPGA市場。
- 美光數據指出，2021年HBM市場規模為10億美元，2025年將成長至70億美元，CAGR達62.7%

AI ASIC晶片記憶體採用方案一覽

| 公司 | 產品名 | 應用範疇 | HBM種類 |
|--------|-------------|-------|-------|
| Google | TPU V4 | AI 訓練 | HBM2 |
| | TPU V4i | AI 推論 | HBM2 |
| 亞馬遜 | Trainium 1 | AI 訓練 | HBM2E |
| | Inferentia2 | AI 推論 | HBM2E |
| 騰訊 | 紫霄 | AI 訓練 | HBM2E |

HBM結構圖





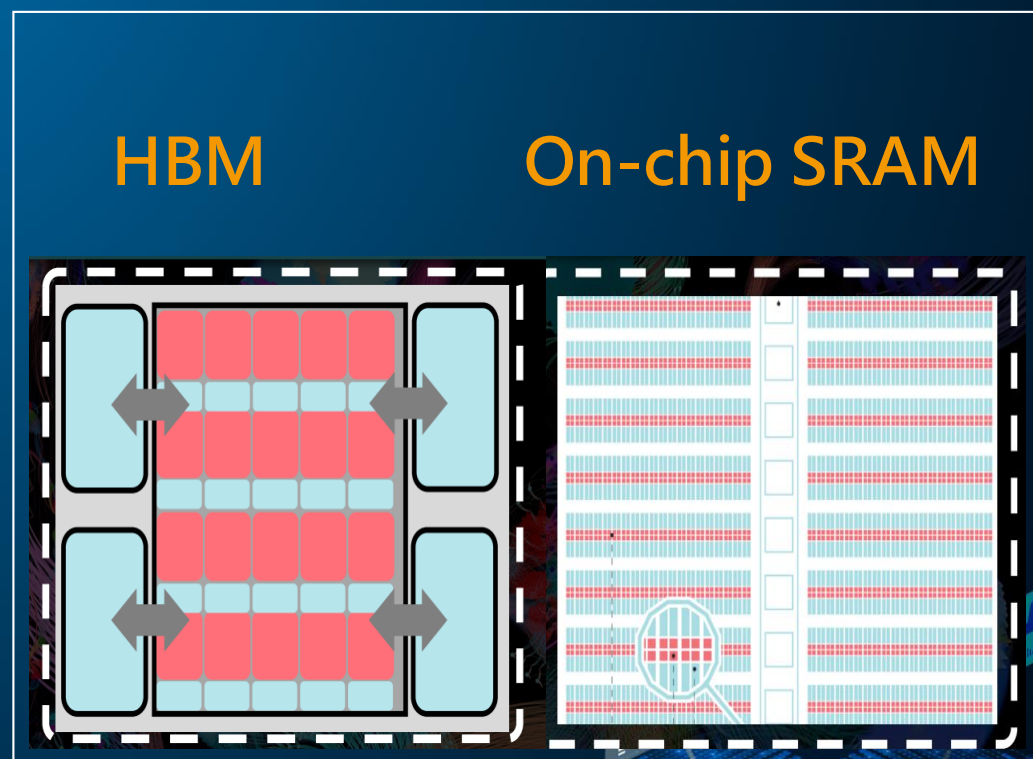
記憶體-On-chip Memory 為AI ASIC新創突破點

- Graphcore不採HBM(昂貴、高頻寬但容量有限)，改採分散式SRAM，Cerebras的Wafer-Scale晶片亦為此類。
- 微軟Azure與騰訊雲皆為Graphcore客戶。

Mk2與A100規格比較表

| ●公司名 | Graphcore | NVIDIA |
|-----------------------------|-----------|----------------------------|
| | Mk2 | A100 |
| 核心數 | 1472 | 432 (tensor) & 6912 (CUDA) |
| FP16 /FP64(TFLOP/s) | 250/62 | 312/19 |
| 面積(mm ²)/製程(nm) | 832/7 | 826/7 |
| On-die記憶體(MiB) | 897 | 40 |

Mk2與A100記憶體結構比較



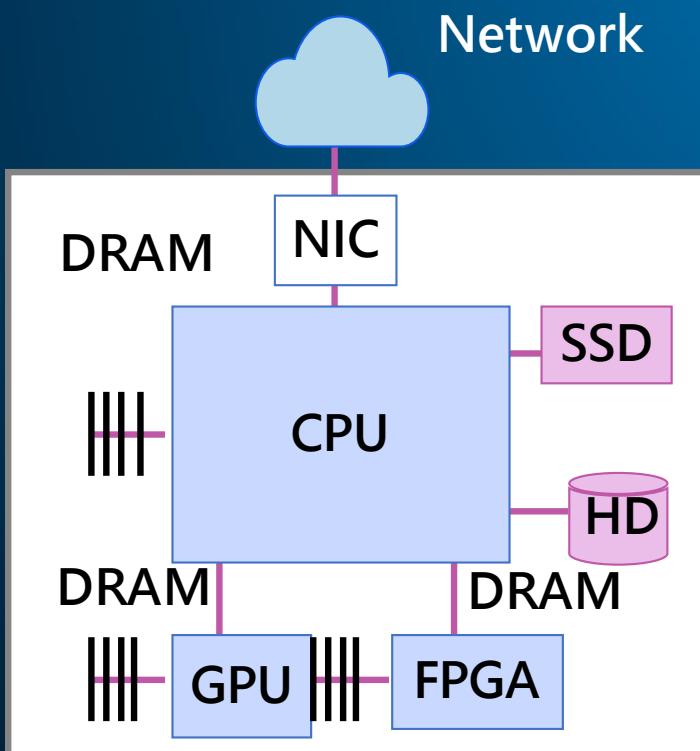
| CPU卸載任務創造新終端



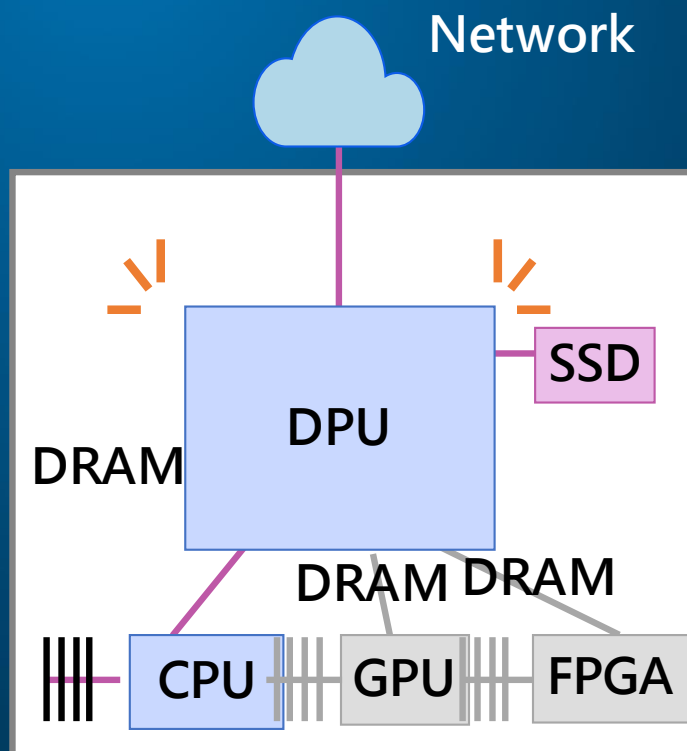


資料中心結構變革推動資料處理器(DPU)需求

運算為中心



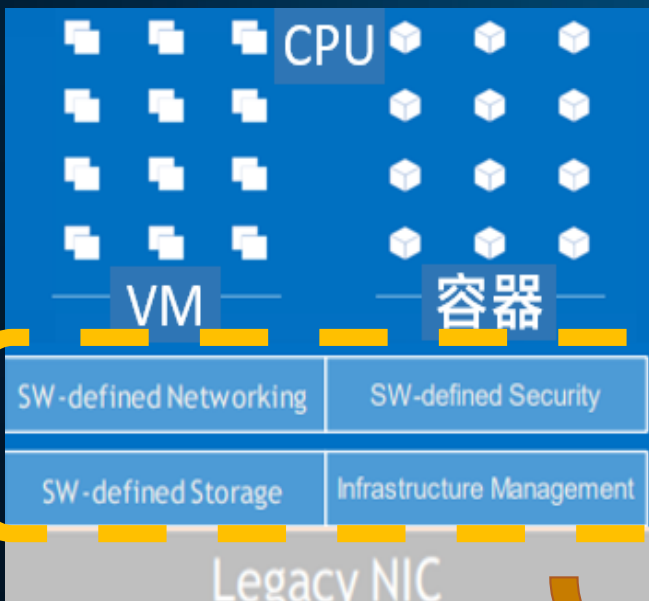
資料為中心



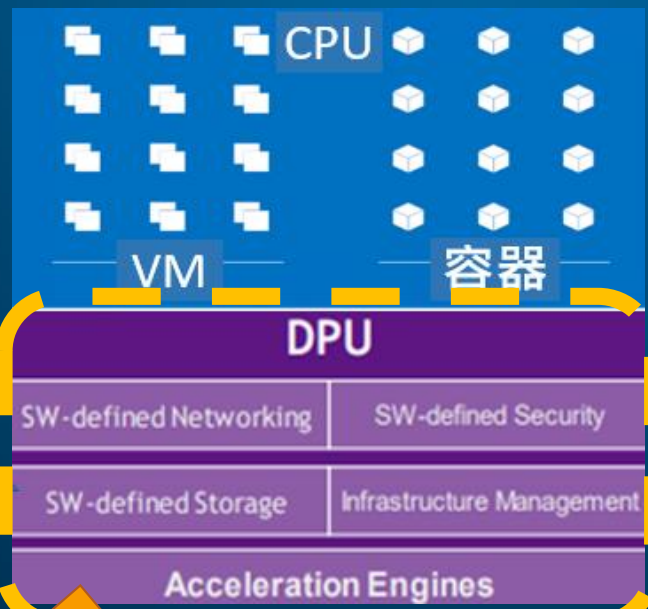


DPU卸載CPU任務 以硬體加速處理

傳統NIC-網通與數據傳輸



新型態NIC/DPU/SmartNIC-除CPU卸載與硬體加速任務，強調應用業務和資料中心基礎設施分離與管理。



HPC晶片業者紛推DPU

| | |
|---------|--------------------|
| 英特爾 | IPU E2000 |
| | Oak Springs Canyon |
| 超微 | Pensando Elba |
| NVIDIA | BlueField-3 |
| Marvell | Octeon 10 |





相較CPU/GPU DPU市場規模尚小 但極為關鍵

